

# iC-MFP

## 8-FOLD FAIL-SAFE P-FET DRIVER

Zielspezifikation



Ausgabe A2, Seite 1/14

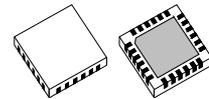
### EIGENSCHAFTEN

- ◆ 8-fach Level-Shifter auf bis zu 40 V Ausgangsspannung
- ◆ Eingänge kompatibel zu TTL- und CMOS-Pegeln, spannungsfest bis 40 V
- ◆ Spannungshub der Ausgänge einstellbar auf 5 V, 10 V oder Versorgungsspannung
- ◆ Kurzschlussfeste Push-Pull-Stromquellen zum langsamen Ansteuerung von FET-Transistoren
- ◆ Sicherer High-Zustand der Ausgänge bei Einfachfehlern
- ◆ Überwachung der Anschlüsse von Masse und Versorgungsspannung
- ◆ Statusausgang für Fehlermeldungen und Systemdiagnose
- ◆ Temperaturbereich von -40 bis +125 °C
- ◆ ESD-Schutzbeschaltung

### ANWENDUNGEN

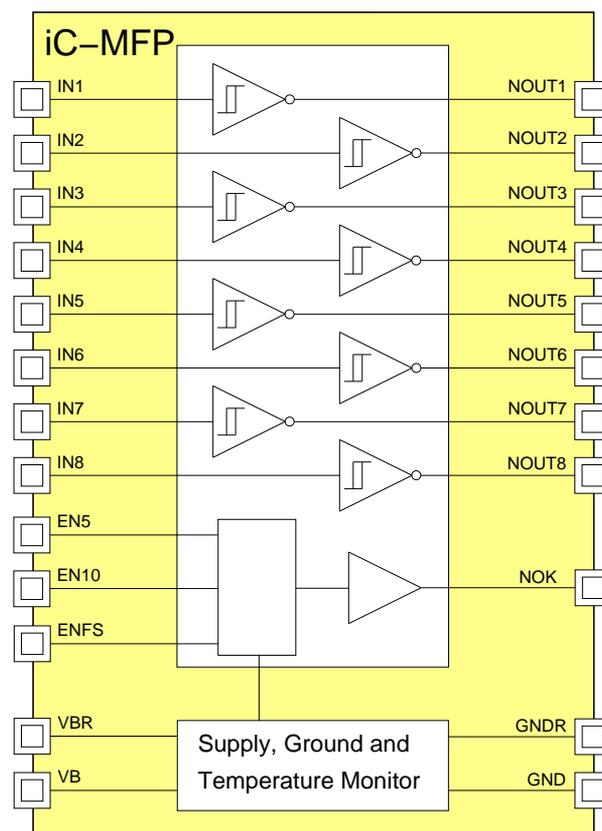
- ◆ Betrieb von p-FETs aus 1.8 V-, 2.5 V-, 3.3 V-, 5 V-Systemen

### GEHÄUSE



QFN24

### BLOCKSCHALTBIKD



### KURZBESCHREIBUNG

iC-MFP ist ein monolithisch integrierter, achtkanaliger invertierender Pegelanpassungsbaustein zur Ansteuerung von p-Kanal-FETs. Die internen Schaltungsblöcke sind dabei so aufgebaut, dass die Ausgangsstufen des iC-MFP bei Einfachfehlern durch offene Pins oder Kurzschluss zweier Ausgänge in den sicheren, definierten High-Zustand gehen. Der iC-MFP schaltet somit bei einem Einfachfehler einen extern angeschlossenen p-Kanal-FET aus.

Die Eingänge der acht Kanäle bestehen aus einem Schmitt-Trigger mit Pull-Down-Stromquelle und sind zu TTL- und CMOS-Pegeln kompatibel und bis 40 V spannungsfest. Die acht Kanäle haben am Ausgang eine strombegrenzte Push-Pull-Endstufe und einen Pull-Up-Widerstand. Durch den hi-Pegel an einem Eingang EN5, EN10 oder ENFS wird der lo-Pegel der Ausgangsspannung  $VB - 5V$ ,  $VB - 10V$  oder GND definiert und freigegeben. Bei lo-Pegel an allen Eingängen EN5, EN10 und ENFS oder hi-Pegel an mehr als einem dieser Eingänge wird der lo-Pegel an den Ausgängen gesperrt.

Der Baustein iC-MFP überwacht die Versorgungsspannungen an VB und VBR und die Spannungen an den beiden Masseanschlüssen GND und GNDR. Jeweils beide Versorgungsspannungen und Masseanschlüsse müssen extern miteinander verbunden werden, um im Fehlerfall den sicheren High-Zustand der Ausgangsstufen zu gewährleisten.

Falls die Versorgungsspannung an VB unter eine definierte Schwelle fällt, erzeugt die Spannungsüber-

wachung ein internes Fehlersignal, mit dem die Ausgänge aktiv über die High-Side-Transistoren auf VB gezogen werden. Fällt die Versorgungsspannung an VB ganz weg, so sind die Ausgänge über Pull-Up-Widerstände mit VBR verbunden. Fällt ein Massepotential an GND oder GNDR weg, werden die Ausgänge über die High-Side-Transistoren mit VB verbunden.

Pull-Down-Ströme sorgen an offenen Eingängen IN1...8, EN5, EN10 und ENFS für den sicheren lo-Pegel. Die Pull-Down-Ströme sind zweistufig ausgeführt, um bei erhöhter Störsicherheit die Verlustleistung klein zu halten.

Falls sich beim Kurzschluss zweier Ausgänge eine Ausgangsstufe im Low- und die andere im High-Zustand befindet, so überwiegt die Stromfähigkeit des High-Side-Treibers und hält somit die angeschlossenen p-Kanal-FETs im sicheren ausgeschalteten Zustand.

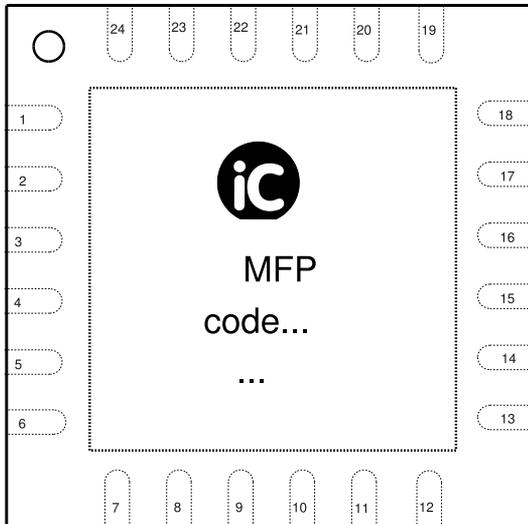
Der aktuelle Status des Bausteins wird über den Open-Drain Pin NOK signalisiert und kann zum Beispiel durch Messung der Pulse beim Ein- und Ausschalten einzelner Kanäle zur Systemdiagnose verwendet werden.

Die Temperaturüberwachung schützt den Baustein vor Zerstörung durch zu hohe Verlustleistung.

Der Baustein ist gegen Zerstörung durch ESD geschützt.

### GEHÄUSE QFN24 4 mm x 4 mm nach JEDEC-Standard

#### ANSCHLUSSBELEGUNG QFN24 (von oben)



#### PIN-FUNKTIONEN

Nr.	Name	Funktion
1	NOUT1	Ausgang Kanal 1
2	VB	Spannungsversorgung
3	VBR	Spannungsversorgung (R)
4	EN5	Enable-Eingang lo-Pegel = VB - 5 V
5	EN10	Enable-Eingang lo-Pegel = VB - 10 V
6	IN1	Eingang Kanal 1
7	IN2	Eingang Kanal 2
8	IN3	Eingang Kanal 3
9	IN4	Eingang Kanal 4
10	IN5	Eingang Kanal 5
11	IN6	Eingang Kanal 6
12	IN7	Eingang Kanal 7
13	IN8	Eingang Kanal 8
14	NOK	Status Ausgang
15	ENFS	Enable-Eingang Fullscale lo-Pegel = GND
16	GNDR	Masse (R)
17	GND	Masse
18	NOUT8	Ausgang Kanal 8
19	NOUT7	Ausgang Kanal 7
20	NOUT6	Ausgang Kanal 6
21	NOUT5	Ausgang Kanal 5
22	NOUT4	Ausgang Kanal 4
23	NOUT3	Ausgang Kanal 3
24	NOUT2	Ausgang Kanal 2
	TP	Thermal-Pad

Das *Thermal-Pad* auf der Gehäuseunterseite ist in geeigneter Weise mit GND zu verbinden (*Ground Plane*). Verbindungen zwischen GND, GNDR und dem Thermal Pad sollten mit der System-FMEA abgestimmt sein.

### GRENZWERTE

Keine Zerstörung, Funktion nicht garantiert.

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen			Einh.
				Min.	Max.	
G001	VB, VBR	Versorgungsspannung		-0.3	40	V
G002	V()	Spannung an NOUT1...8, NOK		-0.3	40	V
G003	V()	Spannung an IN1...8, EN5, EN10, ENFS		-0.3	40	V
G004	V(GNDR)	Spannung an GNDR gegen GND		-0.3	0.3	V
G005	V(GND)	Spannung an GND gegen GNDR		-0.3	0.3	V
G006	V(VBR)	Spannung an VBR gegen VB		-0.3	0.3	V
G007	V(VB)	Spannung an VB gegen VBR		-0.3	0.3	V
G008	Imx()	Strom in NOUT1...8, NOK, IN1...8, EN5, EN10, ENFS		-10	10	mA
G009	Imx()	Strom in VB, VBR		-10	80	mA
G010	Imx()	Strom in GND, GNDR		-80	10	mA
G011	Vd()	Zulässige ESD-Prüfspannung an allen Pins	HBM 100 pF entladen über 1.5 kΩ		2	kV
G012	Tj	Chip-Temperatur		-40	140	°C
G013	Ts	Lager-Temperatur		-55	125	°C

### THERMISCHE DATEN

Betriebsbedingungen: VB = VBR = 4.5...40 V, GND = GNDR = 0 V

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Typ	Max.	Einh.
T01	Ta	Zulässiger Umgebungstemperaturbereich		-40		125	°C
T02	Rthja	Thermischer Widerstand Chip/Umgebung	auf Board gelötet, ohne besondere Kühlflächen.			75	K/W

### KENNDATEN

Betriebsbedingungen: VB = VBR = 4.5...40 V, GND = GNDR = 0 V, Tj = -40...125 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Tj °C	Bild				Einh.
						Min.	Typ	Max.	
<b>Allgemeines</b>									
001	VB	Zulässige Versorgungsspannung				4.5		40	V
002	I(VB)	Versorgungsstrom in VB	ohne Last, EN5 = lo, EN10 = lo, ENFS = lo			1.2		3.6	mA
003	I(VB)	Versorgungsstrom in VB	ohne Last, EN5 = hi, EN10 = lo, ENFS = lo, IN1..IN8 = hi, VB = 8..40 V			3.2		6.6	mA
004	I(VB)	Versorgungsstrom in VB	ohne Last, EN5 = lo, EN10 = hi, ENFS = lo, IN1..IN8 = hi, VB = 13..40 V			3.2		6.8	mA
005	I(VB)	Versorgungsstrom in VB	ohne Last, EN5 = lo, EN10 = lo, ENFS = hi, IN1..IN8 = hi, VB = 4.5..40 V			1.3		6.6	mA
006	I(VBR)	Versorgungsstrom in VBR	ohne Last, alle NOUTx = lo				tbd		mA
007	I(GND)	Strom in GND	ohne Last			-7			mA
008	I(GNDR)	Strom in GNDR	ohne Last				tbd		mA
<b>Current-Driver NOUT1...8</b>									
101	Vc()hi	Klemmspannung hi	I() = 10 mA			42		60	V
102	Vc()lo	Klemmspannung lo gegen niedrigstes Potenzial von GND, GNDR	I() = -10 mA			-2		-0.4	V
103	Vs()hi	Sättigungsspannung hi gegen VB	Vs()hi = VB - V(); I() = -0.5 mA I() = -2 mA					0.2 0.8	V V
104	Vs()lo	Sättigungsspannung lo gegen GND	ENFS = hi, INx = hi; I() = 0.5 mA I() = 2 mA					0.2 0.8	V V
105	Vr()	Ausgangsspannung geregelt Leerlauf	Vr() = V() - VB, EN5 = hi, INx = hi, I() = 0 mA			-5.3	-5	-4.7	V
106	Vr()	Ausgangsspannung geregelt Leerlauf	Vr() = V() - VB, EN10 = hi, INx = hi, I() = 0 mA			-10.6	-10	-9.4	V
107	Ri()	Ausgangswiderstand	EN10 = hi oder EN5 = hi, INx = hi, I() = ± 2 mA			80		300	Ω
108	Vi(NOUTx)	Ausgangsspannung	I(NOUTx) = -2 μA, Vi() = VBR - V(), VB offen					600	mV
109	Ipu()	Pull-Up Strom	VBR - V(NOUTx) = 1 V, VB offen			-10		-3	μA
110	Rpu()	Pull-UP-Widerstand an NOUTx gegen VBR	VBR - V(NOUTx) = 10 V, VB offen			140	200	300	kΩ
111	Rpu()	Pull-UP-Widerstand an NOOUTx gegen VBR	VBR - V(NOUTx) = 40 V, VB offen			200	400	600	kΩ
112	Isc()lo	Kurzschlussstrom lo	V() = 0.8 V...VB			2	3	10	mA
113	Isc()hi	Kurzschlussstrom hi	V() = 0...VB - 0.8 V			-10	-3.6	-2	mA
114	Vsh()	Ausgangsspannung bei Kurzschluss zweier Ausgänge	Vsh() = V() - VB, EN5 = hi; bei zwei unterschiedlichen Eingangssignalen hi und lo			-1			V
115	Vsh()	Ausgangsspannung bei Kurzschluss zweier Ausgänge	Vsh() = V() - VB, EN10 = hi oder ENFS = hi; bei zwei unterschiedlichen Eingangssignalen hi und lo			-1.3			V
116	Vt()hi	Schwellspannung hi Überwachungskomparator	Vt() = Vr() + VB - V()					2.2	V
117	Vt()lo	Schwellspannung lo Überwachungskomparator	Vt() = Vr() + VB - V()			0.8			V
118	Vt()hys	Hysterese	Vt()hys = Vt()hi - Vt()lo			50		300	mV

### KENNDATEN

Betriebsbedingungen:  $V_B = V_{BR} = 4.5 \dots 40 \text{ V}$ ,  $GND = G_{NDR} = 0 \text{ V}$ ,  $T_j = -40 \dots 125 \text{ }^\circ\text{C}$ , wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Tj °C	Bild				Einh.	
						Min.	Typ	Max.		
<b>Input IN1...8, EN5, EN10, ENFS</b>										
201	Vc()hi	Klemmspannung hi	I() = 10 mA			42		60	V	
202	Vc()lo	Klemmspannung lo gegen niedrigstes Potential von GND, G_NDR	I() = -10 mA			-2		-0.4	V	
203	Vt()hi	Schwellspannung hi				1.15		1.4	V	
204	Vt()lo	Schwellspannung lo				0.8		1.05	V	
205	Vt()hys	Hysterese	Vt()hys = Vt()hi - Vt()lo			200		400	mV	
206	Ipd1()	Pull-Down-Strom 1	$0.4 \text{ V} < V() < Vt()hi$		5	75	225	350	µA	
207	Ipd2()	Pull-Down-Strom 2	V() > 1.4 V		5	20	45	70	µA	
208	Cin()	Eingangskapazität						20	pF	
209	Ii()	Leckstrom	$V_B, V_{BR} = 0 \text{ V}, V() = 0..40 \text{ V}$			-10		10	µA	
<b>Supply, Temp-Monitor</b>										
301	VBon	Einschaltswelle VB				3.8		4.3	V	
302	VBoff	Abschaltswelle VB	abnehmende Spannung VB			3.4		4.0	V	
303	VBhys	Hysterese	$VBhys = V_{Bon} - V_{Boff}$			200			mV	
304	Toff	Abschalttemperatur	steigende Temperatur			145	160	180	°C	
305	Ton	Einschalttemperatur	fallende Temperatur			130	147	170	°C	
306	Thys	Hysterese	$Thys = T_{off} - T_{on}$				13		°C	
<b>Ground-Monitor GND, G_NDR</b>										
401	Vt()hi	Schwellspannung hi GND-Überwachung	Bezogen auf G_NDR					270	mV	
402	Vt()lo	Schwellspannung lo GND-Überwachung	Bezogen auf G_NDR			50			mV	
403	Vt()hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			5		100	mV	
404	Vt()hi	Schwellspannung hi G_NDR-Überwachung	Bezogen auf GND					270	mV	
405	Vt()lo	Schwellspannung lo G_NDR-Überwachung	Bezogen auf GND			50			mV	
406	Vt()hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			10		100	mV	
407	Vc()hi	Klemmspannung G_NDR hi gegen GND	I() = 1 mA			0.4		2	V	
408	Vc()lo	Klemmspannung G_NDR lo gegen GND	I() = -1 mA			-2		-0.4	V	
<b>Statusausgang NOK</b>										
501	Vc(NOK)hi	Klemmspannung hi	I(NOK) = 10 mA			42		60	V	
502	Vc(NOK)lo	Klemmspannung lo gegen niedrigstes Potenzial von GND, G_NDR	I(NOK) = -10 mA			-2		-0.4	V	
503	Ii(NOK)	Leckstrom	$GND < V(NOK) < V_B$			-20		20	µA	
504	Vs(NOK)lo	Sättigungsspannung lo gegen GND	I() = 0.5 mA I() = 2 mA					0.2 0.8	V V	
505	Isc(NOK)lo	Kurzschlussstrom lo	V() = 0.8 V...V_B			2	3	10	mA	

### KENNDATEN

Betriebsbedingungen: VB = VBR = 4.5... 40 V, GND = GNDR = 0 V, Tj = -40... 125 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Tj °C	Bild				Einh.
						Min.	Typ	Max.	
<b>Supply-Monitor VB, VBR</b>									
601	Vt(VB)hi	Schwellspannung hi VB-Überwachung	Bezogen auf VBR					270	mV
602	Vt(VB)lo	Schwellspannung lo VB-Überwachung	Bezogen auf VBR			50			mV
603	Vt(VB)hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			5		100	mV
604	Vt(VBR)hi	Schwellspannung hi VBR-Überwachung	Bezogen auf VB					270	mV
605	Vt(VBR)lo	Schwellspannung lo VBR-Überwachung	Bezogen auf VB			50			
606	Vt(VBR)hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			5		100	mV
607	Vc(VBR)hi	Klemmspannung hi gegen VB	$I() = 1 \text{ mA}, Vc() = V(VBR) - V(VB)$			0.4		2	V
608	Vc(VBR)lo	Klemmspannung lo gegen VB	$I() = -1 \text{ mA}, Vc() = V(VBR) - V(VB)$			-2		-0.4	
<b>Testmode EN5, EN10, ENFS</b>									
701	Vt()hi	Schwellspannung hi Testdisable	EN5 = EN10 = ENFS					-60	mV
702	Vt()lo	Schwellspannung lo Testenable	EN5 = EN10 = ENFS			-320			mV
703	Vt()hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			50		160	mV
<b>Regler für lo-Pegel</b>									
801	Vt(VB)hi	Schwellspannung hi Regeleinsatz	EN5 = hi			5.5		6.2	V
802	Vt(VB)lo	Schwellspannung lo Regeleinsatz	EN5 = hi			5.3		6	V
803	Vt()hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			100		300	mV
804	Vt(VB)hi	Schwellspannung hi Regeleinsatz	EN10 = hi			10.6		11.7	V
805	Vt(VB)lo	Schwellspannung lo Regeleinsatz	EN10 = hi			10.3		11.3	V
806	Vt()hys	Hysterese	$Vt()hys = Vt()hi - Vt()lo$			200		600	mV

### KENNDATEN

Betriebsbedingungen: VB = VBR = 4.5... 40 V, GND = GNDR = 0 V, Tj = -40... 125 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Tj °C	Bild	Timing			Einh.
						Min.	Typ	Max.	
<b>Timing</b>									
901	tp(NOUTx)	Durchlaufverzögerung INx, EN5 → NOUTx	{{(IN, EN5)lo → hi} → 10 %NOUT {{(IN, EN5)hi → lo} → 90 %NOUT Cl() = 100 pF		1	0.45		1.1	µs
902	tp(NOUTx)	Durchlaufverzögerung INx, EN5 → NOUTx	{{(IN, EN5)lo → hi} → 10 %NOUT {{(IN, EN5)hi → lo} → 90 %NOUT Cl() = 1 nF		1	1.3		2.4	µs
903	tp(NOUTx)	Durchlaufverzögerung INx, EN5 → NOUTx	{{(IN, EN5)lo → hi} → 10 %NOUT {{(IN, EN5)hi → lo} → 90 %NOUT Cl() = 2 nF		1	2.2		3.7	µs
904	tp(NOUTx)	Durchlaufverzögerung INx, EN5 → NOUTx	{{(IN, EN5)lo → hi} → 10 %NOUT {{(IN, EN5)hi → lo} → 90 %NOUT Cl() = 5 nF		1	5		8.1	µs
905	tp(NOUTx)	Durchlaufverzögerung INx, EN10 → NOUTx	{{(IN, EN10)lo → hi} → 10 %NOUT {{(IN, EN10)hi → lo} → 90 %NOUT Cl() = 100 pF		1	0.7		1.6	µs
906	tp(NOUTx)	Durchlaufverzögerung INx, EN10 → NOUTx	{{(IN, EN10)lo → hi} → 10 %NOUT {{(IN, EN10)hi → lo} → 90 %NOUT Cl() = 1 nF		1	2.3		4.1	µs
907	tp(NOUTx)	Durchlaufverzögerung INx, EN10 → NOUTx	{{(IN, EN10)lo → hi} → 10 %NOUT {{(IN, EN10)hi → lo} → 90 %NOUT Cl() = 2 nF		1	3.9		7.1	µs
908	tp(NOUTx)	Durchlaufverzögerung INx, EN10 → NOUTx	{{(IN, EN10)lo → hi} → 10 %NOUT {{(IN, EN10)hi → lo} → 90 %NOUT Cl() = 5 nF		1	9		16	µs
909	tp(NOUTx)	Durchlaufverzögerung INx, ENFS → NOUTx	{{(IN, ENFS)lo → hi} → 10 %NOUT {{(IN, ENFS)hi → lo} → 90 %NOUT Cl() = 100 pF		1	1.4		3.1	µs
910	tp(NOUTx)	Durchlaufverzögerung INx, ENFS → NOUTx	{{(IN, ENFS)lo → hi} → 10 %NOUT {{(IN, ENFS)hi → lo} → 90 %NOUT Cl() = 1 nF		1	5.2		9.8	µs
911	tp(NOUTx)	Durchlaufverzögerung INx, ENFS → NOUTx	{{(IN, ENFS)lo → hi} → 10 %NOUT {{(IN, ENFS)hi → lo} → 90 %NOUT Cl() = 2 nF		1	9.2		16.7	µs
912	tp(NOUTx)	Durchlaufverzögerung INx, ENFS → NOUTx	{{(IN, ENFS)lo → hi} → 10 %NOUT {{(IN, ENFS)hi → lo} → 90 %NOUT Cl() = 5 nF		1	20		35	µs
913	dV()/dt	Flankensteilheit	VB = 24 V, Cl() = 100 pF			7		18	V/µs
914	dV()/dt	Flankensteilheit	VB = 24 V, CL() = 1 nF			2.2		4.5	V/µs
915	dV()/dt	Flankensteilheit	VB = 24 V, CL() = 2 nF			1.2		2.5	V/µs
916	dV()/dt	Flankensteilheit	VB = 24 V, CL() = 5 nF			0.5		1.2	V/µs

### KENNDATEN: Diagramme

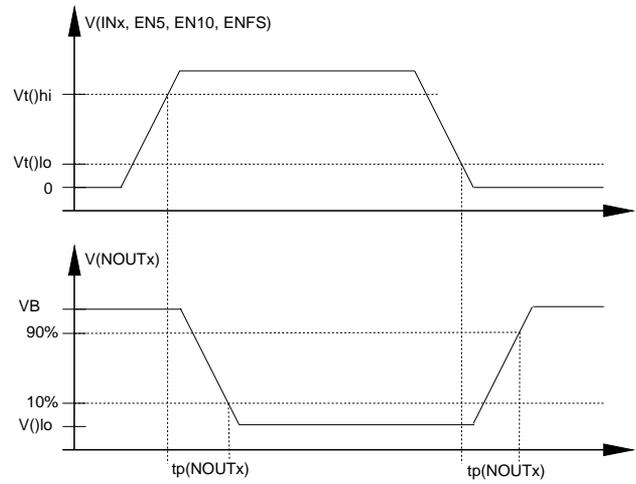


Bild 1: Verzögerungszeiten

### FUNKTIONSBESCHREIBUNG

#### Einstellung des lo-Pegels der Ausgangsspannung

Der Baustein iC-MFP hat drei einstellbare lo-Pegel zur Ansteuerung von p-Kanal-Fets. Der eingestellte lo-Pegel wirkt auf alle Ausgänge NOUTx gemeinsam und kann nicht negativer als GND werden. Die Eingänge zur Einstellung des lo-Pegels sind gleichzeitig die Eingänge zur Freigabe des lo-Pegels an den Ausgängen NOUTx des Bausteins. Der hi-Pegel an genau einem Eingang EN5, EN10 oder ENFS stellt den Spannungswert des lo-Pegels ein und gibt die Ausgänge NOUTx frei. Falls mehr als ein Eingang hi-Pegel hat bleiben die Ausgänge gesperrt. Die lo-Pegel VB – 5 V (eingestellt mit EN5 = hi) und VB – 10 V (eingestellt mit EN10 = hi) werden mit einer internen Spannungsreferenz erzeugt und geregelt. Der lo-Pegel GND (eingestellt mit ENFS = hi) ist ungeregelt eine Verbindung zu GND. In diesem Zustand ist der Spannungshub an den Ausgängen NOUTx direkt von der Versorgungsspannung VB abhängig.

#### Ausgangskennlinie High-Side-Transistor

Die High-Side-Ausgangstransistoren an den acht Kanälen zeigen bei kleiner Spannung ( $V_B - V(NOUTx)$ ) ein Widerstandsverhalten und bei größeren Spannungen das Verhalten einer Stromquelle mit endlichem Ausgangswiderstand.

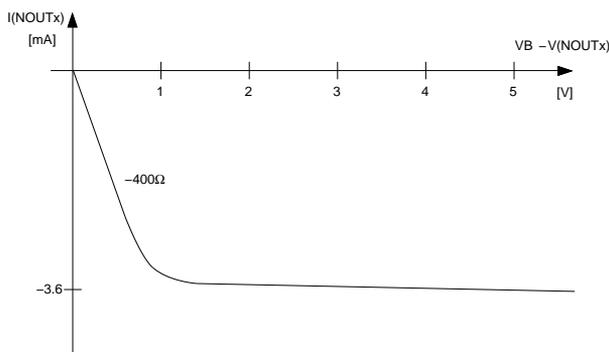


Bild 2: Ausgangskennlinie des High-Side-Transistors an NOUTx

#### Ausgangskennlinie des spannungsgeregelten Push-Pull-Ausgangs an NOUTx

Der lo-Pegel VB – 5 V und VB – 10 V wird mit einem geregelten Push-Pull-Ausgang erzeugt und bei kleinen Spannungsänderungen hat der Ausgang ein Widerstandsverhalten und bei größeren Spannungen das Verhalten einer Stromsenke oder Stromquelle mit endlichem Ausgangswiderstand.

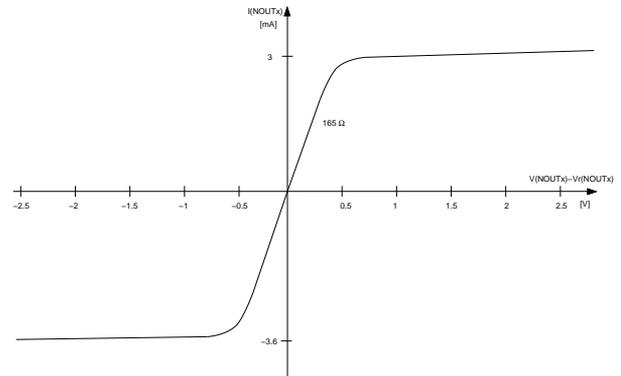


Bild 3: Ausgangskennlinie des spannungsgeregelten Push-Pull-Ausgangs an NOUTx

#### Ausgangskennlinie Low-Side-Transistor

Die Low-Side-Ausgangstransistoren an den acht Kanälen zeigen bei kleiner Spannung  $V(NOUTx)$  ein Widerstandsverhalten und bei größeren Spannungen das Verhalten einer Stromsenke mit endlichem Ausgangswiderstand.

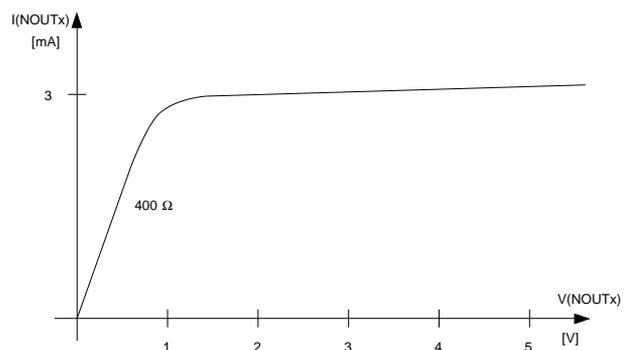


Bild 4: Ausgangskennlinie des Low-Side-Transistors an NOUTx

#### Statusausgang NOK

Der Statusausgang NOK ist ein strombegrenzter Open-Drain Ausgang gegen GND, der bis 40 V spannungsfest ist. Der Ausgangstransistor ist eingeschaltet wenn der lo-Pegel der Ausgänge NOUTx durch einen ENx Pin freigegeben ist, die Ausgänge NOUTx auf die durch die Eingänge INx definierten Pegel eingeschwungen sind, die Versorgungsspannung gross genug ist, die Temperatur unterhalb der Abschalttemperatur ist und alle Versorgungsspannungspins angeschlossen sind.

### Pull-Down-Ströme

Um an den Eingängen INx, EN5, EN10 und ENFS eine erhöhte Störsicherheit bei begrenzter Verlustleistung zu erreichen, sind an diesen Pins die Pull-Down-Ströme zweistufig ausgeführt. Bei ansteigender Spannung an den Eingangspins INx, EN5, EN10 und ENFS bleibt der Pull-Down-Strom bis  $V_t(\text{hi})$  (Kenn-Nr. 203) hoch; oberhalb dieser Schwelle wird auf einen kleineren Pull-Down-Strom umgeschaltet. Sinkt die Spannung unter  $V_t(\text{lo})$  (Kenn-Nr. 204), so wird wieder auf den größeren Pull-Down-Strom zurückgeschaltet.

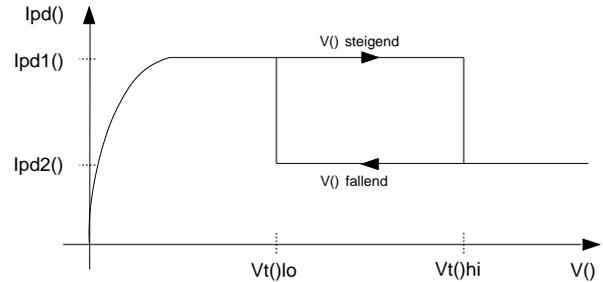


Bild 5: Pull-Down-Ströme an INx, EN5, EN10 und ENFS

## ERKENNUNG VON EINFACHFEHLERN

Sicherheitsrelevante Anwendungen erfordern bei der Erkennung von Einfachfehlern das definierte Ausschalten von extern angeschlossenen Schalttransistoren. Einfachfehler können dabei durch einen offenen Pin (z. B. bei einem Bonddrahtabriss oder einer schlechten Lötstelle) oder durch den Kurzschluss zweier Pins auftreten.

Befindet sich beim Kurzschluss zweier Ausgänge eine Ausgangsstufe im Low- und die andere im High-Zustand, so überwiegt die Stromfähigkeit des High-Side-Treibers und hält somit die angeschlossenen p-Kanal-FETs im sicheren ausgeschalteten Zustand.

Bei offenen Pins schaltet der Baustein iC-MFP die Ausgangsstufen über Pull-Up-Widerstände oder über Pull-Down-Stromquellen an den Eingängen in den sicheren, definierten High-Zustand, so dass ein extern angeschlossener p-Kanal-FET ausgeschaltet wird.

Im Folgenden werden die Ausgangskennlinien und die Mechanismen zur Erreichung des High-Zustandes beim Wegfall einer der Versorgungsleitungen VB, VBR, GND oder GNDR beschrieben.

### Wegfall von VBR

Bei Wegfall der Versorgungsspannung an VBR werden die Ausgänge über die High-Side-Treiber aktiv auf VB gezogen.

### Wegfall von GND

Bei Wegfall des Massepotenzials an GND werden die Ausgänge über die High-Side-Treiber aktiv auf VB gezogen.

### Wegfall von GNDR

Bei Wegfall des Massepotenzials an GNDR werden die Ausgänge über die High-Side-Treiber aktiv auf VB gezogen.

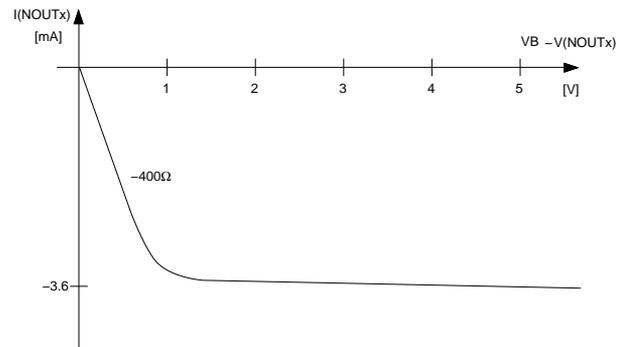


Bild 6: Ausgangskennlinie an NOUTx für den Wegfall von VBR, GND oder GNDR

### Wegfall von VB

Die Ausgänge werden bei Wegfall der Versorgungsspannung an VB über Pull-Up-Widerstände von typisch 200 kΩ auf VBR gezogen, die einen passiven Pfad vom Gate eines externen Schalttransistors nach VB bilden.

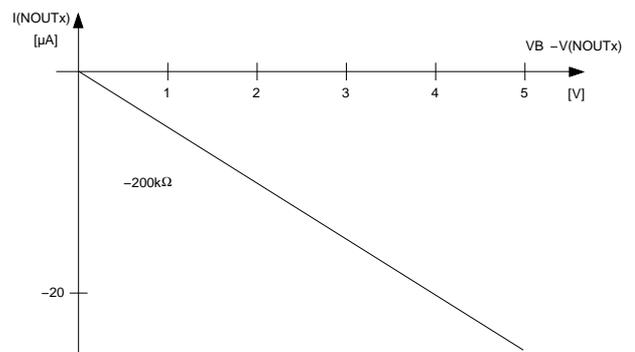


Bild 7: Ausgangskennlinie an NOUTx für den Wegfall von VB

### APPLIKATIONSHINWEISE

#### Typische Anwendung

Ein typisches Anwendungsfeld des iC-MFP ist der Betrieb von p-FETs mit Mikroprozessorausgangssignalen, wie im Bild 8 dargestellt.

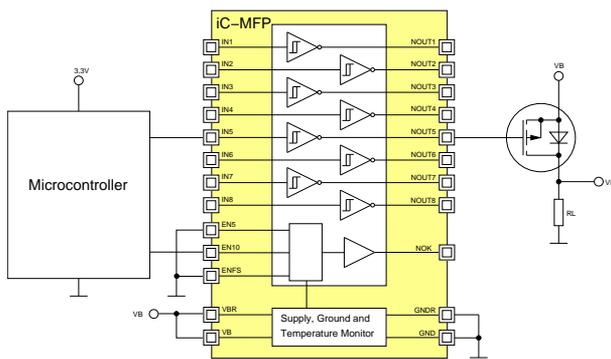


Bild 8: Typische Anwendung

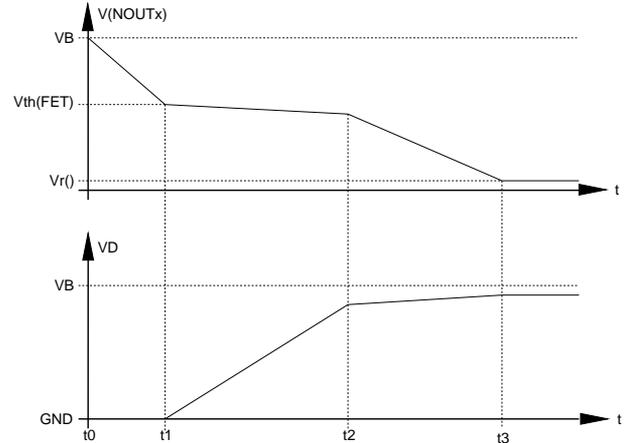


Bild 9: Einschalten eines Transistors

$$t_{t0..t1}[\mu s] = C_{iss} @ (V_{ds} = hi) \times \frac{V_{th}(FET)}{-I_{sc}(NOUTx)_{lo}} \quad (1)$$

$$t_{t1..t2}[\mu s] = C_{rss} @ (V_{ds} = hi) \times \frac{VB}{-I_{sc}(NOUTx)_{lo}} \quad (2)$$

$$t_{t2..t3}[\mu s] = C_{iss} @ (V_{ds} = lo) \times \frac{Vr(NOUTx) - V_{th}(FET)}{-I_{sc}(NOUTx)_{lo}} \quad (3)$$

$$t_{on} = t_{t0..t1} + t_{t1..t2} + t_{t2..t3} \quad (4)$$

$C_{iss} = C_{gs} + C_{gd}$  = spannungsabhängige Gate-Source und Gate-Drain-Kapazität [nF]

$C_{rss} = C_{gd}$  = spannungsabhängige Gate-Drain-Kapazität [nF]

$I_{sc}(NOUTx)_{lo}$  = Kurzschlussstrom  $I_o$  in NOUTx [mA]

$t_{t0..t1}$  = Totzeit [μs]

$t_{t1..t2}$  = Flankenzeit am Drain (Miller-Plateau) [μs]

$t_{t2..t3}$  = Zeit bis die statische Gate Spannung erreicht wird [μs]

$t_{on}$  = gesamte Einschaltzeit [μs]

$VB$  = Versorgungsspannung VB [V]

$Vr(NOUTx)$  = eingestellte statische Einschaltspannung an NOUTx [V]

$V_{th}(FET)$  = Schwellspannung des Transistors [V]

Das langsame Einschalten eines FET-Transistors erfolgt durch die Ansteuerung mit einem strombegrenzten Treiber. Das Bild 9 zeigt die verschiedenen Zeitabschnitte eines Einschaltvorgangs mit Widerstandslast. Im Abschnitt von Zeitpunkt  $t_0$  bis  $t_1$  wird das Gate des Transistors bis zur Schwellspannung  $V_{th}(FET)$  geladen und ist eine Totzeit bis der Transistor anfängt zu leiten. Im Abschnitt von Zeitpunkt  $t_1$  bis  $t_2$  bleibt die Gatespannung nahezu konstant (Miller-Plateau) während sich die Drain-Spannung ändert. Die Flankenteilheit am Drain hängt vom Ausgangsstrom des Treibers und der Gate-Drain-Kapazität des Transistors ab. Im Abschnitt von Zeitpunkt  $t_2$  bis  $t_3$  steigt die Gate-Spannung auf den eingestellten statischen Wert. Der Transistor wird dadurch niederohmig und seine Verlustleistung minimiert sich. Die Gleichungen 1 bis 4 sind stark vereinfacht und ermöglichen eine Abschätzung der Zeitverläufe anhand von Daten aus den Spezifikationen des Treiberbausteins iC-MFP und des angeschlossenen Transistors. Das Ausschalten sieht dem Einschalten sehr ähnlich. Die Kurven werden dabei in entgegengesetzter Richtung durchlaufen.

### Beispiel

Berechnung der Einschaltzeiten mit folgenden Annahmen:

$$C_{iss} @ (V_{ds} = -24 V) = 1.5 \text{ nF}$$

$$C_{iss} @ (V_{ds} = -1 V) = 3 \text{ nF}$$

$$C_{rss} @ (V_{ds} = -24 V) = 0.3 \text{ nF}$$

$$I_{sc}(NOUT_x)_{lo} = 4 \text{ mA}$$

$$V_B = 24 V$$

$$V_r(NOUT_x) = -10 V$$

$$V_{th}(FET) = -3 V$$

daraus folgt:

$$t_{t0..t1} = 1.13 \mu s$$

$$t_{t1..t2} = 1.8 \mu s$$

$$t_{t2..t3} = 5.25 \mu s$$

$$t_{on} = 8.18 \mu s$$

Die Anstiegsgeschwindigkeit der Spannung am Drain des Transistors beträgt:  $13.3 \text{ V}/\mu s$

Im Bild 10 ist das Ein- und Ausschalten eines Kanals mit dem Pin INx dargestellt. Die Zeitdauer der Pulse am Pin NOK, besonders beim Einschalten, können zur Überwachung des angeschlossenen Transistors und der Last verwendet werden.

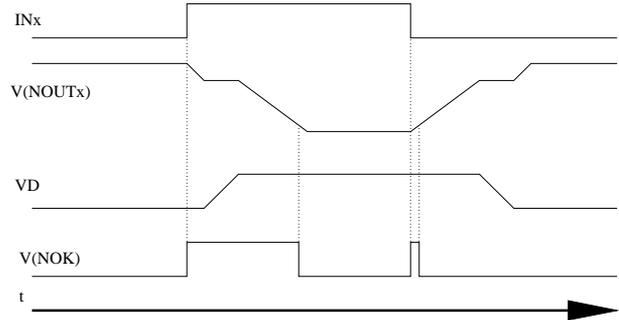


Bild 10: Ein- und Ausschalten eines Kanals mit INx

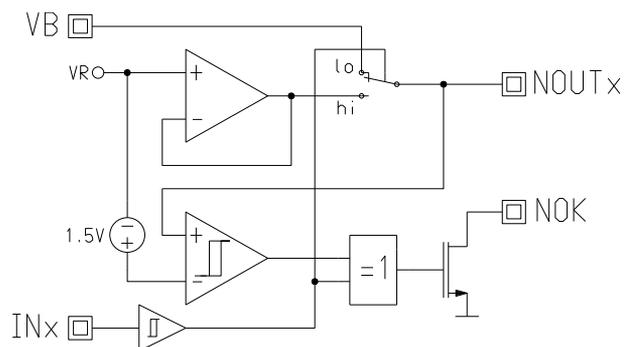


Bild 11: Schaltbild eines Kanals mit Überwachungskomparator

Die vorliegende Spezifikation betrifft ein neu entwickeltes Produkt. iC-Haus behält sich daher das Recht vor, Daten ohne weitere Ankündigung zu ändern. Die aktuellen Daten können bei iC-Haus abgefragt werden.

Ein Nachdruck dieser Spezifikation – auch auszugsweise – ist nur mit unserer schriftlichen Zustimmung und unter genauer Quellenangabe zulässig.

Die angegebenen Daten dienen ausschließlich der Produktbeschreibung. Dies gilt insbesondere auch für die angegebenen Verwendungsmöglichkeiten/Einsatzbereiche des Produktes.

Eine Garantie hinsichtlich der Eignung des Produktes für die konkret vorgesehene Verwendung wird von iC-Haus nicht übernommen.

iC-Haus überträgt an dem Produkt kein Patent, Copyright oder sonstiges Schutzrecht.

Für die Verletzung etwaiger Patent- und/oder sonstiger Schutzrechte Dritter, die aus der Ver- oder Bearbeitung des Produktes und/oder der sonstigen konkreten Verwendung des Produktes resultieren, übernimmt iC-Haus keine Haftung.

# iC-MFP

8-FOLD FAIL-SAFE P-FET DRIVER

Zielspezifikation



Ausgabe A2, Seite 14/14

## BESTELLINFORMATION

Typ	Gehäuse	Bestellbezeichnung
iC-MFP	QFN24 4 mm	iC-MFP QFN24

Technischen Support und Auskünfte über Preise und Lieferzeiten geben:

**iC-Haus GmbH**  
Am Kuemmerling 18  
55294 Bodenheim

**Tel.: (0 61 35) 92 92-0**  
**Fax: (0 61 35) 92 92-192**  
**Web: <http://www.ichaus.com>**  
**E-Mail: [sales@ichaus.com](mailto:sales@ichaus.com)**

Autorisierte Distributoren nach Region: [http://www.ichaus.de/support\\_distributors.php](http://www.ichaus.de/support_distributors.php)